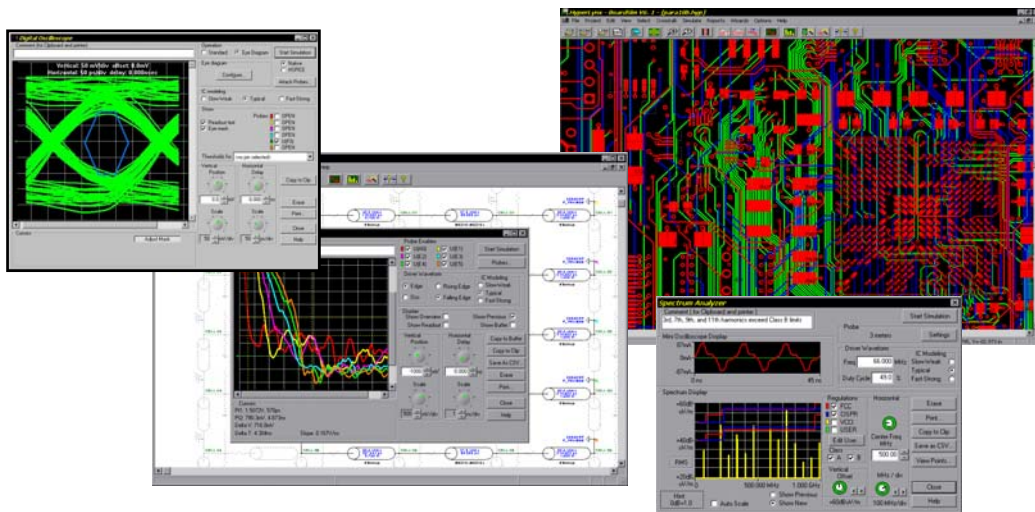


Signal Integrity – זה כבר לא מאגיה שחורה!

מאת:
דולי יריב
סמנכ"ל שיווק
סיטל טכנולוגיות



תוכן עניינים

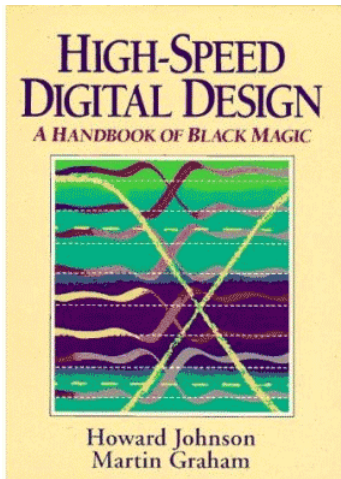
2	Signal Integrity – מאגיה שחורה? כבר לא!
3	אז מה זה בעצם Signal Integrity?
3	מדוע נוצרות בעיות של Signal Integrity?
7	התפתחות השוק
8	גישות מקובלות לפתרון בעיות Signal Integrity
9	כללי אצבע – שבירת המיתוס
9	עלות השינויים במעגלי High-Speed
10	סימולציות Signal Integrity
13	סיכום

Signal Integrity – מאגיה שחורה? כבר לא!

דני הוא מהנדס חומרה בחברת היי-טק ידועה. כבר פיתח מספר לא מבוטל של כרטיסים, חלקם מסובכים מאוד. יש לו נסיון. הכרטיס שדני עובד עליו עכשיו לא עובד. כבר שלושה ימים מאז שהגיעו שלושת אבי-הטיפוס, ועדיין לא הצליח להפעיל אף אחד מהם. מה הוא לא ניסה? הכרטיס במעבדה כבר כולו חבול ופצוע, לחלק מהרכיבים כבר הורמו הרגליים ופדים של נגדים נעלמו מרוב נסיונות הלחמה של נגדים שונים... אחרי שבדק שאין קצרים בין הפינים בכל הרכיבים, וידא שכל הרכיבים הורכבו נכון ושהכל מחובר כנדרש (ורק על זה הוא בזבז יומיים) הוא החל לבדוק עם הסקופ את צורות הגלים. הוא גילה, למשל, שה clock שמגיע ל U7 נראה ממש רע. אבל אין הרבה מה לעשות, כי כל הקו הזה מגיע משכבה פנימית, ובכלל, זה קורה רק אחרי שיש פולס על קו ה Ack מה CPU... והכי גרוע – גרסאות קודמות של אותו כרטיס בדיוק כבר עבדו בעבר בלי שום בעיות. "בסך הכל עשינו תיקונים קטנים, עדכנו כמה רכיבים והוספנו קונקטור. אה, כן, גם העלנו קצת את תדר השעון (מ – 33 ל 50 מגהרץ) והחלפנו משפחת TTL. לא משהו רציני." דני אובד עצות.

ייתכן שהפתרון הוא פשוט. יכול להיות שאין פתרון, ושחייבים לשנות את העריכה, להחליף בין השכבות. אבל דבר אחד ברור – אין לדני שום יכולת מעשית להגיע אל הפתרון בדרך פשוטה ובטוחה ללא שימוש בכלים מתקדמים, אשר רואים את התמונה המלאה ולוקחים בחשבון את כל הגורמים האפשריים ליצירת הבעיה. עוד דבר ברור – אפשר היה למנוע את ה"פרוץ" הזה מראש!

בספרם "תכנון דיגיטלי במהירויות גבוהות – ספר של מאגיה שחורה" (High-Speed Digital Design, A Handbook of Black Magic Precursors of Project Disaster) מפרטים הווארד ג'ונסון ומרטין גרהם את הסיבות העיקריות לסימנים מקדימים לאסון בפרוייקט (Project Disaster), הקשורים לתכנון המעגלים האלקטרוניים, והגורמים לדחיות של פרוייקטים ועד לביטולם:



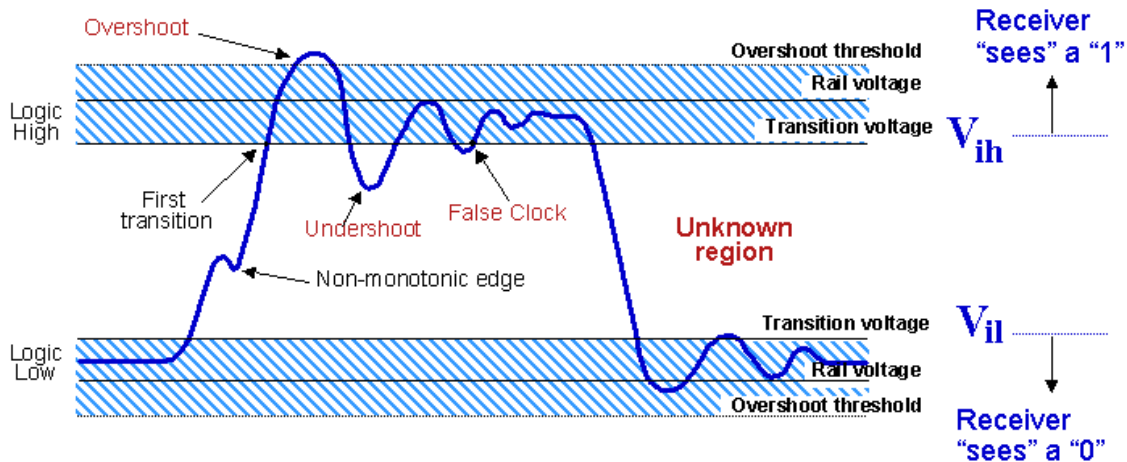
- מהנדסים רבים נוטים להשתמש בכללי-אצבע מבלי יכולת אמיתית להסביר למה נבחרו כללים אלו.
- בהרבה מקרים בכלל לא לוקחים בחשבון את זמני המיתוג של רכיבים כמרכיב בהתנהגות המעגל כולו.
- התייחסות המהנדסים לתכנון הכרטיסים האלקטרוניים פחותה יחסית לשאר מרכיבי הפרוייקט.
- פתרון בעיות EMC נעשה רק בשלבים המאוחרים של תכנון המוצר.
- בונים אב-טיפוס לפני שבודקים לעומק בעיות של Signal Integrity.

אין כל ספק שתכנון נכון, הכולל התייחסות מוקדמת למכלול הבעיות הקשורות ל Signal Integrity עוד בשלבים המוקדמים, עשוי לקצר משמעותית את זמן הפיתוח, ולייצר – בסופו של דבר – מוצר יציב, זול וטוב יותר.

ראשית עלינו להבין למה בכלל נוצרות בעיות של Signal Integrity, וכיצד הן משפיעות על תפקוד המעגל.

אז מה זה בעצם Signal Integrity?

Signal Integrity מודד את איכות האותות במעגל. איכות האותות מוגדרת על ידי צורתם. ככל שצורת האות קרובה יותר לרצוי (בד"כ זה שמופיע בדפי הנתונים) אז אנו אומרים שאיכות האותות היא טובה יותר. איכות אות גרועה, משמעותה, במקרה הטוב, נתונים לא נכונים שעוברים מרכיב לרכיב במעגל. במקרה הגרוע יכול אות מרכיב אחד אף לפגוע ולהשבית רכיב אחר. בכל מקרה סביר להניח שהמעגל לא יעבוד, ועוד יותר ברור שאחרי שהכרטיס כבר נבנה, יהיה קשה מאוד לאתר את הסיבה לבעיות התפקוד של המעגל. יש לזכור שלעיתים נצפות בעיות של איכות האות רק במצבי קצה של הרכיבים, בטמפרטורות קיצוניות או אחרי הלחמת סדרה חדשה של רכיבים.



איור 1. בעיות אופייניות בצד המקלט

באיור 1 ניתן לראות בעיות אופייניות של Signal Integrity הנגרמות כתוצאה מתכנון לא נכון של המוליך במעגל המודפס או מתכנון לא טוב של נגדי טרמינציה.

איכות אות גרועה עשויה בין השאר לגרום למעבר לא רצוי בין '0' ל '1' במקלט (Threshold errors), השהיות גדולות מדי (Delay), רעשים על הקווים (Ringing), השפעות לא רצויות על קווים אחרים (Crosstalk), Overshoot, Undershoot, וכמובן – בעיות של EMI.

מדוע נוצרות בעיות של Signal Integrity?

בשנים האחרונות משתפרות טכנולוגיות הייצור של רכיבים דיגיטליים, וזמני המיתוג יורדים אל מתחת ל – 2 ננו-שניות ואף פחות מכך. יחד איתם קטנים גם הרכיבים עצמם והמעגלים המודפסים עליהם הם מורכבים, אם כי לא באותו היחס. דהיינו – זמני המיתוג של הרכיבים קטנים בקצב מהיר יותר מגודלם הפיזי.

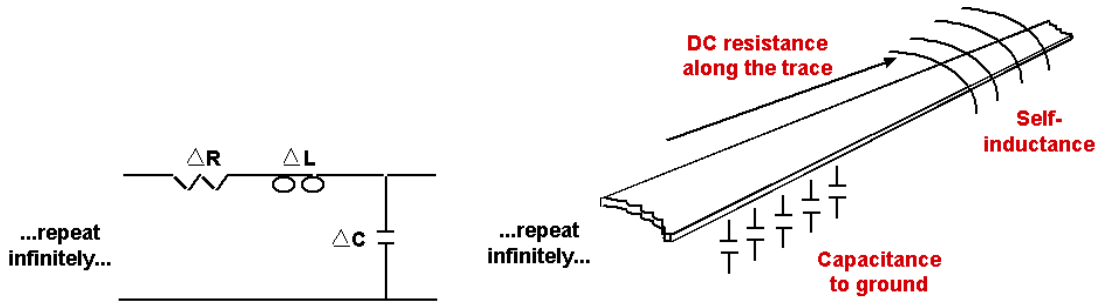
כפי שנראה להלן, ישנו קשר בין זמן המיתוג של הרכיב לאורך המוליך המחובר אליו ולבעיות של Signal Integrity. ישנו גם קשר ישיר בין בעיות של Signal Integrity לבעיות נוספות במעגל – כגון Crosstalk, EMI, Power Integrity, התחממות המעגל ועוד.

למעשה, ניתן לומר בוודאות שככל שיחלוף הזמן, יוצרו עוד ועוד בעיות של Signal Integrity, גם במעגלים שלכאורה אמורים להיות פשוטים, ושאינם עובדים בתדרים גבוהים מאוד. פשוט בגלל זמני המיתוג המהירים של הרכיבים ואורכי המוליכים, אשר יחסית לזמני המיתוג הולכים ומתארכים.

ישנם מספר גורמים המשפיעים על איכות האותות במעגל – עכבת הקווים, הגלים החוזרים וההשהיות הנוצרות במעגל. בהמשך נסקור בקצרה את הגורמים הללו וננסה לתת אפשרויות לפתרונות.

תכנון עכבת הקו

במעגל מודפס, כל החיבורים בין הרכיבים, גם הקווים הקצרים ביותר, הם למעשה קווי תמסורת. קו תמסורת הינו צירוף של הקיבוליות, ההשראות וההתנגדות של הקו.



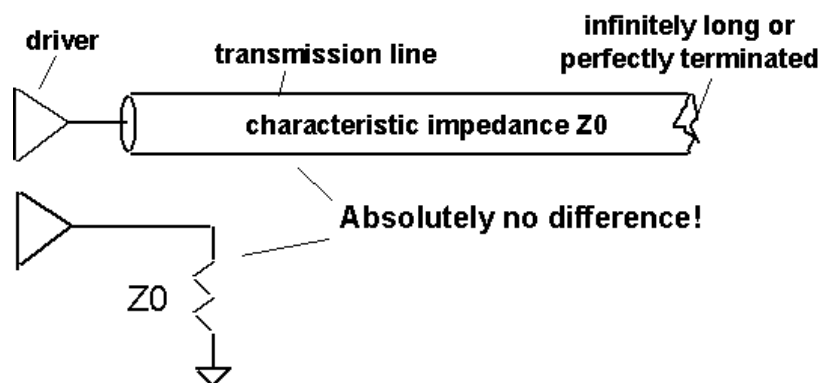
איור 2. תיאור פיזי וחשמלי של קו תמסורת

בתדרים גבוהים, או יש לומר – בזמני מיתוג נמוכים, הופכים פרמטרים כמו עכבה אופיינית (Z_0) קיבוליות והשראות של הקו למשמעותיים, והם משפיעים על ההתנהגות של האותות על פני הקו.

העכבה האופיינית של הקו (Z_0) שווה לשורש המנה של ההשראות והקיבוליות –

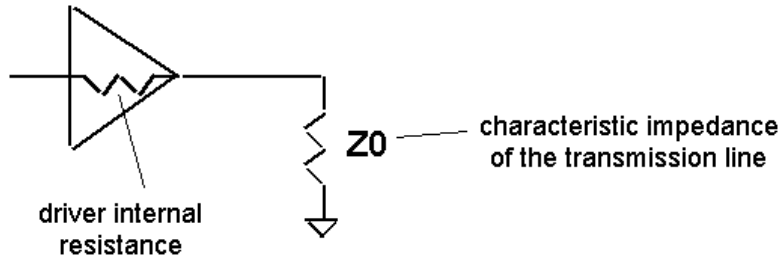
$$Z_0 = \sqrt{L/C}$$

ככל שהקיבול גדל כך העכבה של הקו קטנה, ולהפך. מאחר ואין לנו שליטה גדולה על ההשראות של הקו, הרי שעל מנת לשלוט על העכבה האופיינית של המוליך, עלינו לשלוט על הקיבוליות שלו כלפי האדמה. פרמטרים כמו רוחב המוליך, מרחק משכבת האדמה והחומר הדיאלקטרי בין השכבות משפיעים על הקיבול, ולכן גם על העכבה האופיינית. מבחינה חשמלית, התנהגות קו התמסורת היא כשל נגד. העכבה שלו מצטרפת לעכבה של מוצא הרכיב המזין אותו, וכך נקבעות רבות מן התכונות של המעגל.



איור 3. תיאור סכמתי של קו תמסורת

ברוב משפחות ה-TTL העכבה של מוצא המזין היא בין 5 ל-25 אהם, והעכבה של מוליכים במעגלים מודפסים היא בין 40 ל-100 אהם. ניתן לראות זאת כמעגל פשוט של שני נגדים:



איור 4. עכבות של המזין וקו התמסורת

כאשר המזין משנה מצב (נניח מ '0' ל '1') אזי ברגע הראשון המתח הנמדד במוצא המזין יהיה השיעור היחסי בין ההתנגדויות. למשל נניח שהתנגדות הקו היא 50Ω וההתנגדות במוצא המזין היא 8Ω (אופייני למשפחת 74AC), אז ברגע המיתוג יעברו רק 86% מהמתח למוצא המזין ($50 / 8 = 86\%$). משפחת 74HC, לעומת זאת, מאופיינת בהתנגדות מוצא של 21Ω . זה אומר שעל גבי אותו מוליך בעל Z_0 של 50Ω יופיעו ברגע המיתוג רק 70% ממתח העבודה של הרכיב (לא בטוח שזה יספיק כדי למתג את הרכיב המחובר בקצה השני של הקו). אולם, לאחר שהתפשט המתח לאורך כל המוליך וחזרה, ממשיך המתח במוצא המזין לעלות – שוב בהתאם ליחס בין העכבות, רק שהפעם הוא מתחיל איפה שהפסיק מקודם, דהינו, שהוא יעלה ב 70% נוספים מתוך ה 30% שנותרו לו לעלות, ויגיע עד ל 91% ממתח המוצא.

כאן אולי המקום להזכיר שמשמעות המילה "עכבה" היא עיכוב של עליית או ירידת המתח על גבי הקו בהתאם להתנגדות שלו. עכבה נמוכה גורמת לכך שיידרשו יותר "טיולים" של האות הלך וחזור על פני המוליך עד לקבלת כל המתח בצד השני, ועכבה גבוהה גורמת לכך ששינוי המתח יהיה מהיר יותר, כיוון שיידרשו פחות מחזורי נדידה של האות על פני המוליך.

השהייה

מהירות ההתפשטות של האות על פני הקו היא פועל יוצא של החומר הדיאלקטרי. בקווים הפנימיים (Stripline), כאשר החומר הדיאלקטרי הוא FR-4 המהירות היא: $5.8 \text{ inch} / \text{nS}$ (כ – $14.75 \text{ ס"מ לננו-שניה}$). בקווים החיצוניים (Microstrip), כאשר החומר הדיאלקטרי הינו האוויר, האות מתפשט במהירות הקרובה יותר למהירות האור, כ – $11.8 \text{ inch} / \text{nS}$.

יש לזכור שכל השהייה על הקווים מתווספת להשהייה שנגרמת על ידי הרכיבים והגלים החוזרים. למעשה, במקרים בהם נדרש הגל החוזר על מנת לאפשר לאות להגיע למתח הרצוי (כאשר עכבת המוצא של ה driver גבוהה), אז יש לקחת בחשבון הכפלה של השהייה, בשל הזמן שלוקח לגל ללכת ולחזור לאורך המוליך. דבר זה יכול להיות משמעותי מאוד במעגלים מהירים, שבהם זמן המיתוג של הרכיבים הוא פחות מ – 2 ננו-שניות, ותדרי העבודה הם בסביבות 100MHz.

ההשהייה על הקו מושפעת גם מהגאומטריה שלו ומיקומו של הקו בשכבות (stackup).

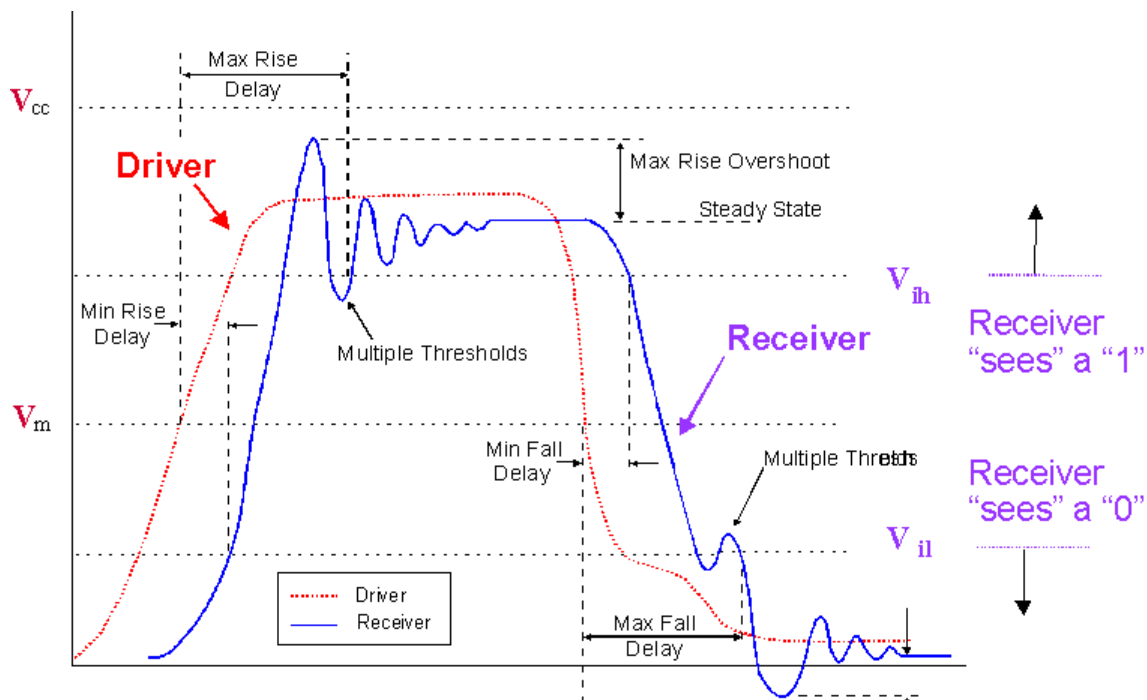
גלים חוזרים

בכל מקרה של חוסר שוויון בין העכבות על פני הקו מתקבלת תופעה של גלים חוזרים. גלים חוזרים נגרמים בשל העובדה שהמתח על פני כל המוליך שואף להשתוות. אולם בגלל שהזרם דרך המוליך נע במהירות הקרובה למהירות האור, הרי שברגע העליה של המתח במוצא המזין, עדיין לא נמדד שינוי בצידו השני של המוליך. השינוי יימדד רק אחרי שעבר האות לאורכו של המוליך. אולם, אז כבר יהיה שינוי במתח בצד המזין ולכן ינסה הגל "לחזור" ולהשתוות, ויוצר גל חוזר.

גלים חוזרים נוצרים בנקודות שבהם משתנה העכבה של הקו. למשל כאשר מחברים מקלט בעל עכבה שונה מזו של הקו, או בנקודות של אי-רציפות של עכבת המוליך. אי רציפות כזאת מתקבלת במעברים משכבה חיצונית לפנימית, במקומות שבהם ישנו שינוי בשכבות האדמה (כפי שצוין קודם לכן, עכבת הקו מושפעת מהקיבוליות שלו כלפי האדמה. מכאן שבמקומות שבהם יש שינוי בשכבת האדמה הרי שנוצר שינוי בעכבה של הקו. למשל – מסביב לחורי מעבר או בחיתוכים של שכבת האדמה) ובמקומות שבהם ישנו שינוי ברוחב המוליך. לכן, בשיקולי קביעת העכבה הרצויה של המוליך על פני המעגל, הגורם המכריע הוא אמנם עכבת הכניסה של המקלט, אך לאחר שנקבעה העכבה הרצויה רצוי לשמור עליה לאורך כל הקו.

גלים חוזרים גורמים לתופעות רבות הקשורות ל – Signal Integrity. חלקן רצויות וחלקן לא. למשל, היכולת של המתח על פני הקו להמשיך ולעלות אל מעבר ליחס הראשוני שבין עכבת המוצא של המזין לעכבת הקו, קשורה לכך שהמתח הראשוני התפרס באופן שווה על פני כל המוליך. תכנון נכון של עכבת המוליך מבטיח עלייה מהירה ורצופה של מתח הכניסה למקלט. אולם, גם תופעות של overshoot, undershoot, false clocking נגרמות באופן ישיר על ידי גלים חוזרים.

איור 5 מראה את ההשפעה של הגלים החוזרים על איכות האות בכניסה למקלט. יש לשים לב שישנם רכיבים שלא יעבדו בסביבה כה רועשת. מרבית משפחות ה – TTL, ובמיוחד המהירות ביותר, רגישות מאוד לשינויי מתח, ולמעשה יתייחסו בצורה לא נכונה למידע הלוגי בכניסה. במקרה המתואר, למשל, יהיו מעברים לא רצויים בין '0' ל '1', גם בזמן העלייה ל '1' וגם בזמן הירידה ל '0'.



איור 5. השפעת הגלים החוזרים על התנהגות האות

- מניעה של גלים חוזרים מתאפשרת על ידי שימוש בשלוש טכניקות, הידועות כ "The 3 Ts": Technology, Topology, Termination. או בעברית – "שלושת ה – ט' ים".
- **טכנולוגיה** – תמיד רצוי לבחור בטכנולוגיה האיטית ביותר האפשרית עבור המעגל שלך. מיתוגים מהירים הם המקור לרוב הבעיות הקשורות לגלים חוזרים בפרט ול - Signal Integrity בכלל.

- **טופולוגיה** – תמיד רצוי לקצר ככל האפשר את המוליכים במעגל. אורכי מוליכים הרצויים ניתנים לחישוב, כפועל יוצא ממהירות המיתוג והשהיית הקו. TEL – Transition Electrical Length הינה תוצאת המכפלה של מהירות המיתוג והשהייה של הקו, ולמעשה מבטאת את אורך הגל של האות במוליך.

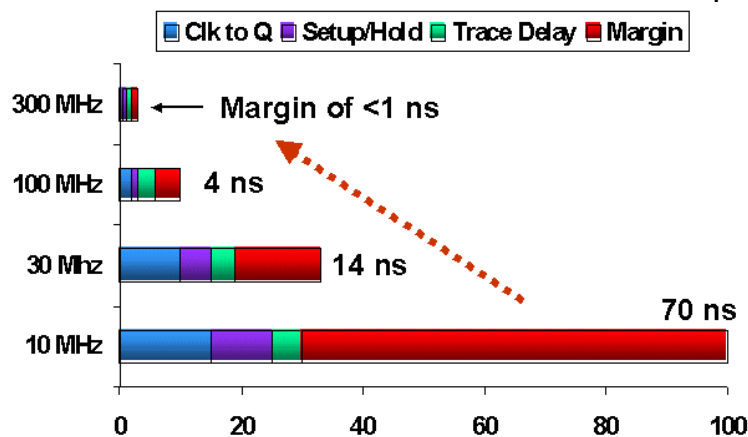
$$TEL = T_r \times V_{propagation}$$

- כאשר T_r הינו זמן המיתוג, ו $V_{propagation}$ היא מהירות ההתפשטות של האות על על הקו.
- למשל, רכיב הממתג ב 1.5nS המחובר למוליך בעל מהירות התפשטות של 6nS/Inch, TEL יהיה 9 אינץ'.
- ההמלצה הרווחת היא לתכנן מוליכים בעלי TEL 1/6. דהיינו 1.5 אינץ' בדוגמה הקודמת.
- **טרמינציה** – תאום עכבות על ידי רכיבים פסיביים יגרום לכך שלא יהיו גלים חוזרים. לעיתים התאום נעשה על ידי נגד טורי ולעיתים על ידי נגד המחובר במקביל לכניסת המקלט.
- נגדי טרמינציה מחוברים תמיד בצד המקלט, אולם יש לזכור שקווים רבים במעגל הם דו כיווניים. חייבים גם לקחת בחשבון שהתנגדות הנגד מתווספת (או מופחתת) מהתנגדות הכניסה של המקלט, ושהתנגדות המקלט אינה זהה עבור '1' ו '0'.
- מכאן אפשר להבין שקשה מאוד להשביע את כל הצרכים של הטרמינציה ושתכנון נגדי טרמינציה הינה משימה של פשרות בין צרכים שונים.

התפתחות השוק

בראשית שנות השמונים היו מרבית המעגלים האלקטרוניים עובדים עם שעונים בתדירויות של פחות מ – 20MHz. בשנת 2000 יצאה אינטל לראשונה עם מעבד בעל תדר שעון של 1GHz. כיום אנחנו בסביבות ה – 5GHz וצפוי שעד לשנת 2010 יגיעו מהירויות השעונים של המעבדים ל – 10GHz. עובדות אלו משפיעות לא רק על מכירות המחשבים, אלא על כל תעשיית הרכיבים, אשר צועדת במקביל ומוציאה מהמחזור משפחות איטיות, ומכניסה משפחות מהירות יותר תחתן.

ההשפעות של התפתחויות אלו רבות ממה שנוטים לחשוב. בתדר שעון של 10MHz, אחרי שהתייצב המצב הלוגי של הרכיב, עבר את כל המרחק במוליך והתייצב אצל המקלט, עדיין נשארו קרוב ל 70 ננו-שניות עבור המקלט לדגום את המצב הלוגי, עד שישתנה המצב של הקו. בתדר של 300MHz זמן הדגימה יורד לפחות מננו-שניה אחת. איור 6 מדגים את הבעייתיות של הגידול בתדר השעון.



איור 6. תקציב הזמן קטן ככל שתדר השעון עולה

אולם לא רק בעיות של מהירות נוצרו לנו. עליית תדר השעון במעגלים, ואיתה מהירות המיתוג של הרכיבים, יוצרת בעיות של איכות אותות (Signal Integrity), השפעה הדדית על קווים

אחרים (Crosstalk), בעיות של עמידה בתקני קרינה (EMI), מיתוג מתחים (Power integrity), חימום יתר ועוד.

העלמות הרכיבים האיטיים אינה מקילה על תכנונים קיימים. לעיתים אנו מעוניינים לייצר סדרה חדשה של מוצרים שממנה כבר ייצרנו בעבר, אולם נאלצים להשתמש במשפחת TTL חדשה, וללא אזהרה מקבלים מעגלים שלא עובדים.

בתכנונים חדשים, אם בשל הצורך במהירות ואם בשל מעבר לטכנולוגיות טוריות, אנו נתקלים יותר ויותר ברכיבי SerDes (Serial-Deserialize) העובדים במהירויות שעון של 1GHz ויותר, ולמעשה יותר ויותר תכנונים מסתמכים על טכנולוגיות מהירות.

מכאן ניתן להסיק שבעיית ה-Signal Integrity לא הולכת להיעלם. להיפך. ככל שיעבור הזמן נמצא את עצמנו עסוקים יותר ויותר בבעיות הבסיסיות ביותר של העברת אותות על גבי קווי תמסורת.

גישות מקובלות לפתרון בעיות Signal Integrity

בשנים עברו היה מאוד מקובל אצל חברות המפתחות מוצרים חדשים לבדוק אותם למעשה אצל הלקוחות או בעזרת שותפים עסקיים. במקרה שהמוצר לא עבד, היה נשלח מהנדס אשר היה פותר את הבעיה אצל הלקוח ומסיק מסקנות לגבי הייצור העתידי. הסיבה הייתה קשורה בעיקר לכך שהייצור עצמו, ציוד בדיקה והקמת סביבת וריפיקציה למוצרים היה עסק יקר מדי עבור הרבה חברות.

לאחר מכן החלו חברות לייצר אבי-טיפוס, לבדוק אותם במעבדה ולהגדיר שינויים רצויים עבור הייצור.

עם עליית התדרים במעגלים והקטנת הכרטיסים נולד הצורך בהגדרת "כללי אצבע" עבור המתכננים. כללים אלו נבעו בעיקר מנסיון העבר של המהנדסים ("המעגל עובד, אז בוא לא נשנה כלום לגרסא הבאה...") או מנסיונם של אחרים. בהמשך נפרט קצת על כללי אצבע מקובלים, אבל באופן כללי ניתן לומר שכללי אצבע אמנם מסייעים בתכנון המעגל, אולם ככל שעולים התדרים אז כללי האצבע הופכים לפחות ופחות אפקטיביים.

הגישה האנליטית, הרווחת כעת, גורסת שיש לבדוק כל מקרה לגופו, ולהגדיר כללים המתאימים למקרה. לדוגמה – אם ידוע תדר העבודה של הרכיב, זמני המיתוג וכד', הבה נחשב מראש את אורכי המוליכים הרצויים, עכבות אופייניות, טרמינציות, מרחקים בין המוליכים, והכל לפי חישובים ספציפיים למקרה שלנו. גישה זה היא גישה הרבה יותר הנדסית ונכונה מהגישות הקודמות, שכן היא מביאה בחשבון את המצב האמיתי לעומת איזה כלל אצבע כוללני, שנוצר על סמך מקרים שונים, ואשר, מן הסתם, מהווה או זהירות יתר (Overkill) או שאינו מתאים לגמרי למקרה ספציפי.

הגישה העתידית, שהחלה לצבור תנופה לאחרונה, משתמשת בסימולציות של Signal Integrity. סימולציה מסוגלת לקחת בחשבון את כל הפרמטרים המשפיעים על איכות האותות, ולחשב את התוצאות בצורה מהירה ומדויקת הרבה יותר. היתרונות של מערכת סימולציה של Signal Integrity הם רבים ומגוונים. ראשית, יש לזכור שהסימולטור לוקח בחשבון את כל הפרמטרים המשפיעים, והתוצאה מתקבלת בתוך שניות. בנוסף, ניתן לבצע כמות עצומה של נסיונות, שינויי רכיבים, מסלולים וטרמינציות, תוך קבלה מיידית של תוצאות. סימולטורים מסויימים (למשל – HyperLynx של Mentor Graphics) מציעים גם פתרונות לבעיות, הכוללים חישוב של נגדי וקבלי טרמינציה, אורכי מוליכים רצויים ומיפוי השכבות בכרטיס. ניתן לומר ששימוש נכון בסימולטור לבדיקת איכות האות, ושימוש בהמלצותיו, יבטיח כמעט בוודאות את פעולת המעגל.

למרבה הצער, חברות רבות עדין נוקטות בשיטות הישנות של ניסוי וטעייה, או של שימוש בכללי אצבע, שכבר עבר עליהם הקלח, ומשלמות, בסופו של דבר, מחיר יקר על סיבובי עריכה נוספים, בדיקות ארוכות במעבדה (תוך שימוש בציוד בדיקה יקר) ואיחור עם המוצר הסופי לשוק.

כללי אצבע – שבירת המיתוס

כללי אצבע משמשים אותנו בדרך-כלל בתחומים בהם אין לנו יכולת או חשק לבדוק את הנתונים האמיתיים ולהפוך אותם לכללים ספציפיים למקרה שלנו. כללי האצבע נבנים מנסיון של אחרים, אשר משום מה הצליחו להפעיל את המעגלים שלהם, ולכן מעדיפים לא לשנות שום דבר, גם במחיר של שימוש מופרז בכללים מיותרים.

להלן מספר דוגמאות לכללי אצבע המקובלים אצל רבים:

- אורך המוליכים לא יעלה על $1/6$ מאורך הגל.
- כל המוליכים יסתיימו בנגד טורי של 50Ω .
- רווח של 20 מיל" בין כל המוליכים.
- רווח של 3T (פי 3 מרוחב המוליך) בין מוליכים כדי למנוע Crosstalk.
- רווח של 3H (פי 3 מגובה החומר הדיאלקטרי) בין מוליכים כדי למנוע Crosstalk.
- שימוש בסיכוך עבור מוליכי תדר גבוה.

אולם, לעיתים קרובות כללי האצבע הללו הם הרבה יותר קשים ממה שבאמת צריך עבור המעגל.

המשמעות של כללי אצבע מיותרים היא, לעיתים קרובות, סיבוכים מיותרים במעגל המודפס, עודף בנגדי טרמינציה, מעגל גדול יותר מהרצוי, עלויות יצור גבוהות ועוד. הסיבוכיות הנוצרת למתכנן, לעורך ולייצרן, ושאינה משקפת בהכרח את המצב האמיתי, הינה מיותרת ועולה לעיתים כסף רב.

אולם לא רק כללים מיותרים יש. ככל שעולים תדרי העבודה והשעונים במעגלים, אנו מתייצבים בפני בעיות שלא הכרנו בעבר, ואשר אין לנו עבורן כללי אצבע ישימים. במקרים אלו שיטת הניסוי והטעייה פשוט יקרה מדי.

לכן, הגישה הנכונה יותר היא תמיד – להבין, לחקור ולבצע סימולציות של המצב האמיתי, לבדוק הנחות אפשריות ולהסיק מסקנות בהתאם. סימולטור טוב מסוגל לקצר את זמן הנסיונות, לאפשר בחינת אלטרנטיבות, לבצע אופטימיזציה של התכנון ולחסוך כסף רב. למשל, במקום להשתמש בכלל שקובע רווח של 3T בין מוליכים, ניתן לבדוק במהירות את המשמעות של רווחים קטנים יותר עבור המעגל הספציפי.

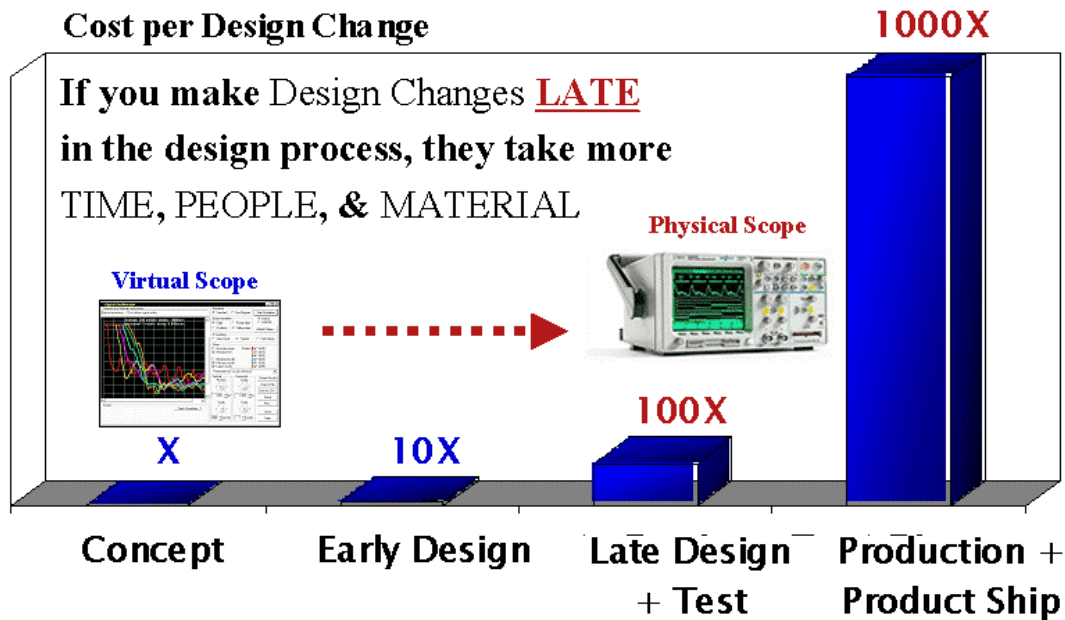
עלות השינויים במעגלי High-Speed

תהליך התכנון של מעגל כולל, באופן כללי, את השלבים הבאים:

- Pre-Layout – הכולל את תכנון המעגל, בחירת רכיבים, ותכנון סכימתי (Capture).
- Layout – תכנון הכרטיס (PCB Layout)
- Prototyping – בניית אבי-טיפוס, בדיקתם, בדיקות EMI.

כל שלב, כמובן, עולה כסף, לוקח זמן ודורש מעורבות של מהנדסים, קבלני משנה, אנשי ייצור, מכניקה ועוד. כל תקלה ותיקון של המעגל דורש חזרה על חלק או על כל השלבים, וגם אם נתעלם מהעלויות הישירות של כל סיבוב של תיקון עריכה, הרי שהאיחור לשוק עלול להיות הרה-אסון עבור חברות מסוימות.

מודל כלכלי שפותח על ידי יצרנית הרכב קרייזלר קובע שעלות שינויים בתכנון כלשהו עולה פי 10 בכל שלב, ביחס לשלב הקודם. זאת אומרת ששינוי שנעשה בשלב הייצור עולה פי 10 מאותו שינוי, אילו נעשה בשלב הבדיקות הסופיות של המוצר, פי 100 מאותו שינוי, אם היה נעשה בשלב התכנון, ופי 1000 מאשר אילו נעשה השינוי בשלב הגדרות הקונספט של המוצר.



איור 7. עלויות שינויים בתכנון בשלבים השונים של פיתוח המוצר

דבר זה הינו נכון עבור ייצור רכבים כמו שהוא נכון עבור ייצור כרטיסים אלקטרוניים. תמיד רצוי לבצע שינויים בשלבים המוקדמים של התכנון. לכן, ברור שהשקעה מוקדמת בתכנון נכון של המעגל, כך שיימנעו מלכתחילה בעיות של Signal Integrity, Crosstalk ו-EMI יחסוך כסף רב, זמן וכח-אדם בשלבים הסופיים של הפיתוח והייצור של המוצר.

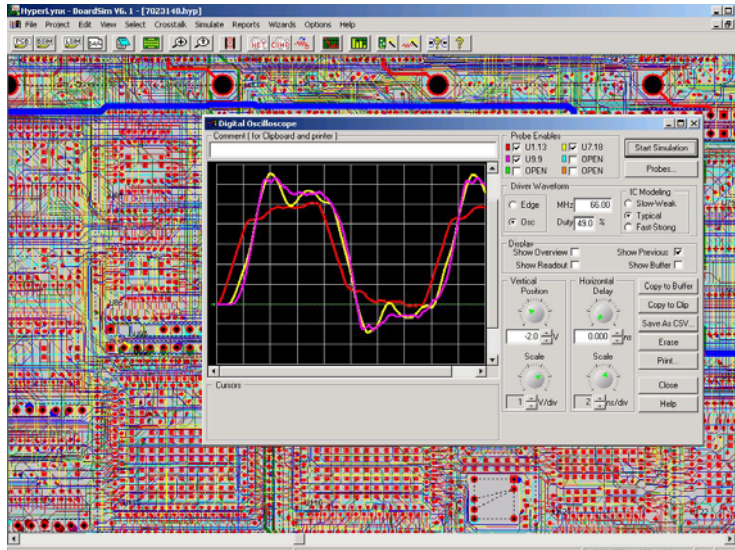
סימולציות Signal Integrity

ההשקעה הכדאית ביותר שיכול כל מי שמתכנן מעגלים שבהם יש תדרים גבוהים או זמני מיתוג קטנים, היא בתחום הסימולציות.

סימולטור של Signal Integrity מאפשר לבצע בדיקות בכל שלב משלבי התכנון, וגם אחריו – בזמן בחירת הטכנולוגיות והרכיבים, השרטוט הסכימתי, תכנון המעגל המודפס, כולל סידור השכבות, בדיקות אבי הטיפוס וגם בשלבים שאחרי-כן כאשר מבצעים פעולות של הוזלת המערכת, החלפת משפחות רכיבים ושדרוגים של המעגל.

רבים נוהגים לבצע סימולציות במעגלים העובדים בתדרים של 25Mhz ומעלה, ועד לתדרים של עשרות גיגהרצים.

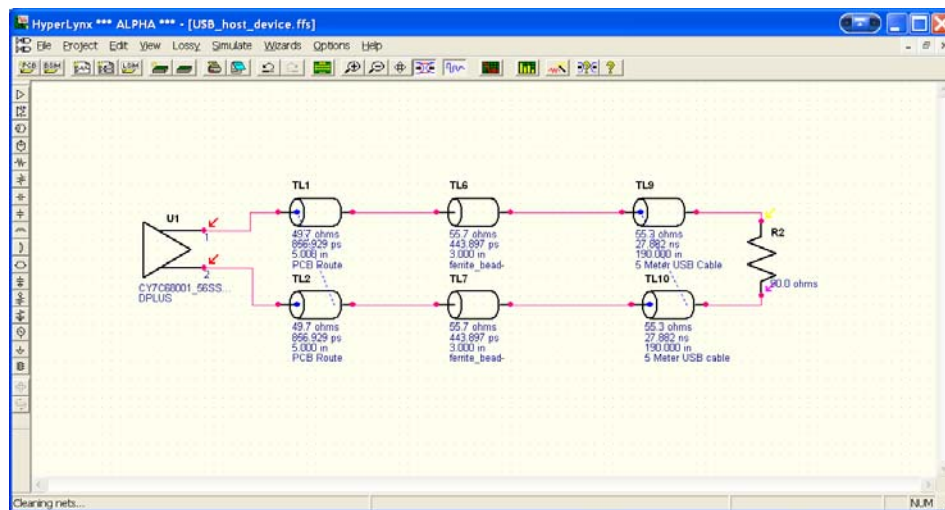
אולם, תמיד יש לקחת בחשבון שלא-דווקא תדר העבודה הוא שמשפיע על הצורך בסימולציה, אלא זמני המיתוג של הרכיבים, סוג הרכיבים, אורכי המוליכים וכל הפרמטרים שנידונו למעלה. כבר נתקלנו במעגלים שעובדים בתדר שעון של 16Mhz עם בעיות Signal Integrity, שנבעו מבחירה לא מוצלחת של משפחת רכיבי TTL או מיקום לא נכון של נגדי טרמינציה.



איור 8. מראה המעגל והסקופ בסימולצית HyperLynx - Signal Integrity

בזמן התכנון הראשוני של הכרטיס, בחירת משפחות הרכיבים משפיעה באופן ישיר על בעיות ה- Signal Integrity שיווצרו על הכרטיס. לפיכך, סימולציות בשלבים האלו תסייע להגדיר פרמטרים חשובים כגון – נגדי טרמינציה, מרחק בין מוליכים, אורכי מוליכים וסידור השכבות.

כמו כן, ניתן בשלב זה לבדוק משמעותיות של שינויים עתידיים אפשריים, כמו החלפת רכיבים, שינויי תדרי עבודה, חיבור מעגלים אחרים ועוד. כפי שהוסבר קודם לכן, משתלם מאוד להשקיע מאמץ בשלב הזה של התכנון. זוהי השקעה שמחזירה את עצמה עם ריבית בשלבים הבאים של הפיתוח. ניתן, למשל, כבר בשלב מוקדם זה, לפתור בעיות של Cross-Talk ו-EMI, ועל ידי כך לחסוך ימי עבודה וציוד מעבדה יקרים לאחר מכן.



איור 9. תאור מוליך בשלבי Pre-Layout

תוצאות הסימולציה הינם בד"כ קובץ מגבלות (Constraints) עבור עורך המעגל, אשר מגדיר את העוביים, האורכים, המרחקים והמיקומים של הרכיבים והמוליכים השונים במעגל. עריכה שתענה על כל המגבלות שניתנו, תבטיח פעולה תקינה של המעגל.

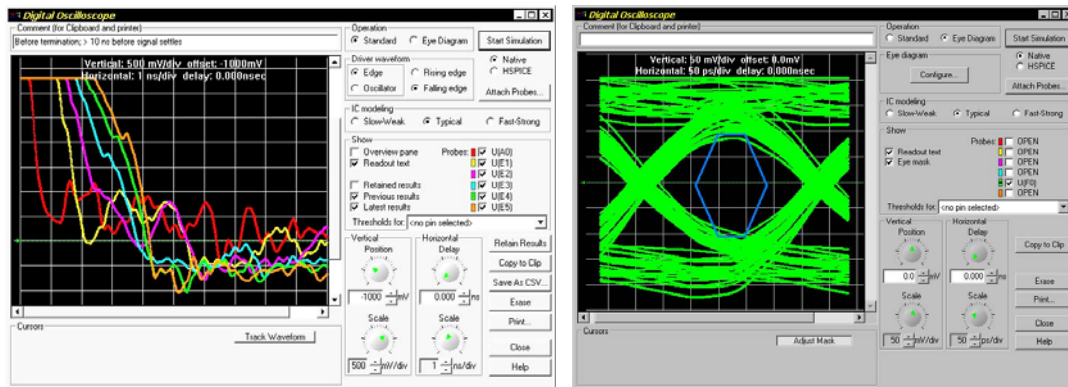
חשוב לציין שסימולציות Pre-Layout אורכות מספר שניות, ובכלים טובים – הקמת סביבת הסימולציה היא מהירה ופשוטה. ב- HyperLynx למשל, ניתן לייבא תכנונים ישירות מכלי

שרטוט כמו DxDsigner (לשעבר ViewLogic), ובאמצעות סקריפט שנכתב בסיטל, גם ניתן לייבא תכנונים ישירות מ – OrCad.

גם בשלב העריכה ניתן לבצע סימולציות של המעגל, ולבדוק התנהגות של קווים ספציפיים, התנהגות השכבות, השפעות Cross-Talk והקרנות EMI. HyperLynx, למשל, מאפשר לבצע סימולציות על קווים, אפילו שהם לא מחוטים עדיין, על פי "Manhattan Routing" (חישוב אורך צפוי למוליך בצורה מקורבת) או לפי מפתחות אחרים, ובכך למעשה לבצע הדמיה של הכרטיס, כאילו שכבר תוכנן. תוצאות הסימולציה בהחלט יכולות להשפיע על סידור הרכיבים על הכרטיס, בחירת נגדי טרמינציה, סידור השכבות או שינויי תכנון אחרים.

קשה להגזים בחשיבות של סימולציה בשלב הזה. לעיתים העורך לא מצליח לעמוד במגבלות שהוגדרו (אם בשל מגבלות סותרות או בגלל חוסר מקום או מכל סיבה אחרת), ואז ניתן לבצע בקלות רבה בחינה מחודשת של התנהגות המעגל בהתאם לעריכה בפועל. אם נשאר את הדבר למזל הטוב, סביר מאוד שניתקל בבעיות אחרי שנקבל את הכרטיס לבדיקה.

ברור שלאחר העריכה מאפשרת הסימולציה לחקור את כל הכרטיס בנושאי Signal Integrity, לבדוק את ההשפעות ההדדיות של קווים, לבודד בעיות EMI, ולמעשה לבצע בדיקות מקיפות, אשר מן-הסתם היו גוזלות זמן רב במעבדה. תוכנות סימולציה, ובניהן גם HyperLynx נותנות המלצות מעשיות לתיקונים במקרה של בעיות.



איור 10. תצוגת סקופ ו – HyperLynx - Eye Diagram

סימולציות לא רק מאפשרות לבצע ניתוח של הכרטיס כפי שהוא, אלא גם לבצע שינויים וירטואליים ולבדוק את ההשפעות על התנהגות הכרטיס. למשל – מה היה קורה אילו הזזנו מוליך מסוים, איך תשפיע החלפת רכיב ממשפחת TTL אחת למשפחה אחרת ועוד.

לפני ייצור סדרה חדשה, במקרים שיש צורך להחליף משפחת רכיבים ובתהליכי הוזלה של מוצר, כאשר יש צורך להחליף או לוותר על רכיבים, ניתן לבצע סימולציות שיראו את משמעות השינויים. בנוסף מאפשרת סימולציה להכנס למקומות שלעולם לא ניתן היה בכרטיס האמיתי, כמו למשל לבדוק צורות של גלים והשפעות הדדיות בקווים שעוברים בשכבות הפנימיות.

המסקנה היא, אیפה, שניתן גם ניתן לתכנן, לנתח ולייצר כרטיסי High-Speed שיעבדו במכה ראשונה. הדבר אמנם דורש קצת מאמץ ומחשבה בשלבים הראשונים של התכנון, אבל אם משתמשים בכלים הנכונים, בזמן הנכון אז ישנה סבירות גדולה יותר שגם דני יוכל לחזור הביתה מוקדם יותר ולישון בשקט עד לכרטיס הבא, ובאותה הזדמנות גם יחסוך זמן ועלויות פיתוח.

סיכום

ככל שעובר הזמן, מעגלים ורכיבים נעשים מהירים יותר, צפויות יותר ויותר בעיות של Signal Integrity. לכן, כבר בעת תכנון המעגל יש להתחשב בבעיות הצפויות, ולנסות למנוע אותן. ככל שנקדים בפתרון, כך נחסוך זמן וכסף בשלבים המאוחרים של הפיתוח. השיטה הטובה, הפשוטה והזולה ביותר להתמודדות עם הבעיה היא על ידי שימוש בסימולטור דוגמת HyperLynx, אשר מאפשר לחקור ולתקן בעיות של Signal Integrity, Cross-Talk, EMI ועוד, במהירות ובפשטות. שימוש נכון בסימולטור טוב כבר בשלבים הראשונים של התכנון, יספק פתרונות לבעיות עוד בטרם נוצרו בפועל, ויחסוך זמן פיתוח וכמובן גם כסף רב.